

FIELD PROGRAMMABLE GATE ARRAY (FPGA)



Présentation

Description

- Savoir dimensionner un système On programmable Chip (SOPC)
- Savoir développer des accélérateurs matériels pour les processeurs embarqués
- Savoir modifier l'architecture d'un processeur pour l'adapter à une application donnée (APU)

Infos pratiques

Lieu(x)

- CAMPUS MONT HOUY - VALENCIENNES